

trace fm layout=

First Page | Claims | Description

Patent Number: FR2758907 A1
19980731

 [Translate this page](#)

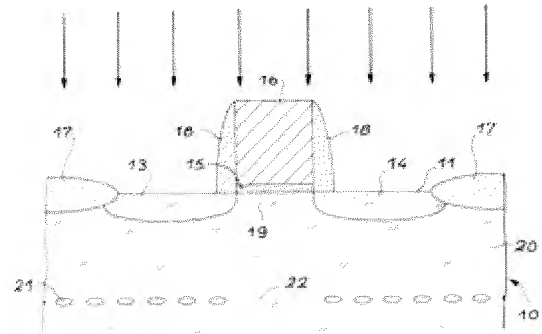
(A1) PROCEDE D'OBTENTION D'UN FILM MINCE, NOTAMMENT SEMICONDUCTEUR, COMPORTANT UNE ZONE PROTEGEE DES IONS, ET IMPLIQUANT UNE ETAPE D'IMPLANTATION IONIQUE

Index Terms: THIN FILM; IMPLANTATION; ION; THERMAL TREATMENT; MICROVOID; LINE; BREAKAGE; SEPARATION; TRANSISTOR; MOS

The invention concerns a method for obtaining a thin film from a substrate, the film being delimited in the substrate by an ion implantation and by a thermal treatment inducing a line of fracture for separating the film from the rest of the substrate. A particular zone, for example consisting of the oxide film of the grid (15) and the channel zone (19) of a MOS transistor (12), having been produced on the substrate region (10) for forming the thin film (20), this zone can be protected from the ion implantation by masking with the transistor grid (16), which does not prevent the fracture from taking place as long as the zone does not exceed a predetermined limit dimension for the material constituting the substrate.



Inventor(s): (A1) BRUEL MICHEL
ASPAR BERNARD

Assignee(s): (A1) COMMISSARIAT ENERGIE
ATOMIQUE (FR)



©Questel

Patent number/Stages

| | | | |
|---|---------------------|----|---|
|  | FR2758907 | A1 | 19980731 [FR2758907] |
| | Stage: | | (A1) Application for patent of invention, (first publ.) |
| | Assignee(s): | | (A1) COMMISSARIAT ENERGIE ATOMIQUE (FR) |
|  | FR2758907 | B1 | 19990507 [FR2758907] |
| | Stage: | | (B1) Patent of invention (second publication) |
| | Assignee(s): | | (B1) COMMISSARIAT ENERGIE ATOMIQUE (FR) |

Priority Details: FR9700837 19970127

©Questel

BEST AVAILABLE COPY**Method for obtaining a thin film in particular semiconductor, comprising a protected ion zone and involving an ion implantation****Publication number:** FR2758907**Publication date:** 1998-07-31**Inventor:** BRUEL MICHEL; ASPAR BERNARD**Applicant:** COMMISSARIAT ENERGIE ATOMIQUE (FR)**Classification:****- International:** H01L21/265; H01L21/02; H01L21/336; H01L27/12;
H01L29/786; H01L21/02; H01L27/12; H01L29/66;
(IPC1-7): H01L21/266**- european:** H01L21/336D3; H01L29/786E2**Application number:** FR19970000837 19970127**Priority number(s):** FR19970000837 19970127**Also published as:**

WO9833209 (A1)

EP0972304 (A1)

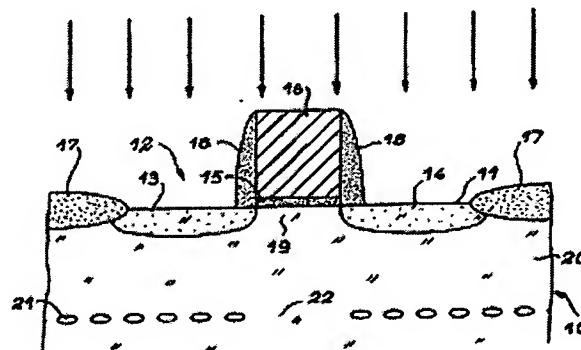
US6316333 (B1)

EP0972304 (A0)

EP0972304 (B1)

Report a data error here**Abstract of FR2758907**

The invention concerns a method for obtaining a thin film from a substrate, the film being delimited in the substrate by an ion implantation and by a thermal treatment inducing a line of fracture for separating the film from the rest of the substrate. A particular zone, for example consisting of the oxide film of the grid (15) and the channel zone (19) of a MOS transistor (12), having been produced on the substrate region (10) for forming the thin film (20), this zone can be protected from the ion implantation by masking with the transistor grid (16), which does not prevent the fracture from taking place as long as the zone does not exceed a predetermined limit dimension for the material constituting the substrate.



Data supplied from the esp@cenet database - Worldwide

①⑨ RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①⑪ N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 758 907

②① N° d'enregistrement national : 97 00837

⑤① Int Cl⁶ : H 01 L 21/266

⑫

DEMANDE DE BREVET D'INVENTION

A1

②② Date de dépôt : 27.01.97.

③⑦ Priorité :

④③ Date de mise à la disposition du public de la
demande : 31.07.98 Bulletin 98/31.

⑤⑥ Liste des documents cités dans le rapport de
recherche préliminaire : *Se reporter à la fin du
présent fascicule*

⑥⑦ Références à d'autres documents nationaux
apparentés :

⑦① Demandeur(s) : COMMISSARIAT A L'ENERGIE ATO-
MIQUE ETABLISSEMENT DE CARACT SCIENT TECH ET
INDUST — FR.

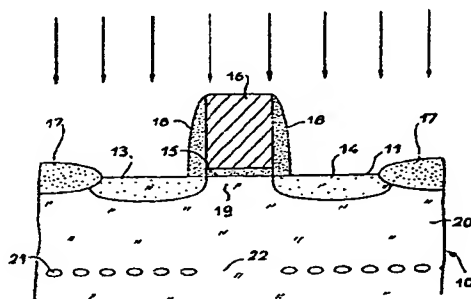
⑦② Inventeur(s) : BRUEL MICHEL et ASPAR BERNARD.

⑦③ Titulaire(s) :

⑦④ Mandataire(s) : BREVATOME.

⑤④ PROCÉDE D'OBTENTION D'UN FILM MINCE, NOTAMMENT SEMICONDUCTEUR, COMPORTANT UNE ZONE PROTÉGÉE DES IONS, ET IMPLIQUANT UNE ÉTAPE D'IMPLANTATION IONIQUE.

⑤⑦ L'invention concerne un procédé d'obtention d'un film mince à partir d'un substrat, le film étant délimité dans le substrat par implantation ionique et par un traitement thermique induisant une ligne de fracture permettant la séparation du film du reste du substrat. Une zone particulière, par exemple constituée par la couche d'oxyde de grille (15) et la zone de canal (19) d'un transistor MOS (12), ayant été élaborée sur la région du substrat (10) destinée à former le film mince (20), cette zone est protégée de l'implantation ionique par masquage (16, 18), ce qui n'empêche pas la fracture de se produire tant que la largeur de la zone ne dépasse pas une dimension limite déterminée pour le matériau constituant le substrat.



FR 2 758 907 - A1



PROCEDE D'OBTENTION D'UN FILM MINCE, NOTAMMENT
SEMICONDUCTEUR, COMPORTANT UNE ZONE PROTEGEE DES IONS,
ET IMPLIQUANT UNE ETAPE D'IMPLANTATION IONIQUE

5 La présente invention concerne un procédé
d'obtention d'un film mince, comportant une zone
protégée des ions, impliquant une étape d'implantation
ionique. Elle concerne en particulier l'obtention d'un
film mince semiconducteur dans lequel on a créé des
10 couches actives, par exemple pour constituer des zones
de canal de transistors MOS.

Dans le domaine des semiconducteurs, on est
quelquefois amené à réaliser des films minces de
semiconducteurs, par exemple pour fabriquer des
15 substrats dits "Silicium Sur Isolant". Différentes
méthodes de réalisation de films minces semiconducteurs
ont été développées. L'une des méthodes les plus
récentes est basée sur le fait que l'implantation
d'ions d'un gaz rare ou d'hydrogène dans un matériau
20 semiconducteur induit la formation de zones fragilisées
à une profondeur voisine de la profondeur moyenne de
pénétration des ions. Le document FR-A-2 681 472
divulgue un procédé qui utilise cette propriété pour
obtenir un film mince de matériau semiconducteur. Ce
25 procédé consiste à soumettre une plaquette du matériau
semiconducteur désiré et comportant une face plane aux
étapes suivantes :

- une première étape d'implantation par
bombardement de la face plane de la plaquette au moyen
30 d'ions aptes à créer, dans le volume de la plaquette et
à une profondeur voisine de la profondeur moyenne de
pénétration des ions, une couche de "microbulles
gazeuses" séparant la plaquette en une région
inférieure constituant la masse du substrat et une
35 région supérieure constituant le film mince, les ions

étant choisis parmi les ions de gaz rares ou de gaz hydrogène ;

- une deuxième étape éventuelle de mise en contact intime de la face plane de la plaquette avec un support (ou raidisseur) constitué au moins d'une couche de matériau rigide, ce contact intime pouvant être réalisé par exemple à l'aide d'une substance adhésive, par l'effet d'une préparation préalable des surfaces et d'un traitement thermique ou/et électrostatique pour favoriser les liaisons interatomiques entre le support et la plaquette ;

- une troisième étape de traitement thermique de l'ensemble plaquette et support à une température supérieure à la température durant laquelle l'implantation a été effectuée et suffisante pour créer une séparation entre le film mince et la masse du substrat. Cette température est d'environ 400°C pour du silicium.

Dans ce document, on propose l'explication suivante aux différents phénomènes constatés par l'expérience. Tout d'abord, la première étape d'implantation ionique est menée en présentant à un faisceau d'ions une face plane d'une plaquette de matériau semiconducteur, le plan de cette face plane étant soit sensiblement parallèle à un plan cristallographique principal dans le cas où le matériau semiconducteur est parfaitement monocristallin, soit plus ou moins incliné par rapport à un plan cristallographique principal de mêmes indices pour tous les grains dans le cas où le matériau est polycristallin. Cette implantation est apte à créer une couche de microbulles gazeuses qui aboutira en fin de traitement thermique à une zone de fracture. Cette couche de microbulles créée ainsi dans le volume de la plaquette, à une profondeur voisine de la profondeur

moyenne de pénétration des ions, délimite dans le volume de la plaquette deux régions séparées par cette couche : une région destinée à constituer le film mince et une région formant le reste du substrat. Par l'expression "microbulle gazeuse" on entend toute cavité ou microcavité générée par l'implantation d'ions de gaz hydrogène ou de gaz rares dans le matériau. Les cavités peuvent se présenter sous forme très aplatie, c'est-à-dire de faible hauteur, par exemple de l'ordre de quelques distances inter-atomiques, aussi bien que sous forme sensiblement hémisphérique ou sous toute autre forme différente des deux formes précédentes. Ces cavités peuvent ou non contenir une phase gazeuse. Au cours de la troisième étape, le traitement thermique est réalisé à une température suffisante pour créer, par effet de réarrangement cristallin dans le matériau semiconducteur tel que par exemple par effet de croissance des microcavités et/ou par effet de pression des microbulles, la zone de fracture et la séparation entre les deux régions.

Suivant les conditions d'implantation, après implantation d'un gaz comme par exemple l'hydrogène, des cavités ou microbulles sont observables ou non en microscopie électronique à transmission. Dans le cas du silicium, on peut avoir des microcavités dont la taille peut varier de quelques nm à quelques centaines de nm. Ainsi, en particulier lorsque la température d'implantation est faible, ces cavités ne sont observables qu'au cours de l'étape de traitement thermique, étape au cours de laquelle on réalise alors une nucléation grâce par exemple à une montée rapide en température pour permettre d'aboutir en fin de traitement thermique à la fracture entre le film mince et le reste du substrat.

En outre, il semble que ce procédé peut s'appliquer à tous les types de matériaux solides, cristallins ou non. Il est possible d'appliquer ce procédé à des matériaux diélectriques, conducteurs, , 5 semi-isolants, ainsi qu'à des matériaux semiconducteurs amorphes.

Il peut être intéressant que le film mince obtenu comporte certains éléments ou particularités qui ont été élaborés lorsque ce film faisait encore partie de 10 son substrat initial. On peut ainsi réaliser une structure à trois dimensions par superposition de films minces. Dans le domaine de la microélectronique cela signifie que l'on peut obtenir des plaquettes, réalisées par empilement de films minces 15 semiconducteurs, comportant des composants électroniques dans les trois dimensions de l'espace. Cependant, l'implantation d'ions au travers de couches électriquement actives peut créer des défauts qui modifient les caractéristiques des composants ou les 20 rendent inutilisables. C'est le cas notamment des zones de canal et des couches d'oxyde de grille des transistors MOS.

Ainsi, le procédé divulgué par le document FR-A-2 681 472, qui est techniquement très intéressant, 25 se trouvait limité dans certaines de ces applications. Il revient aux présents inventeurs d'avoir trouvé une solution à ce problème. Ils ont découvert que, sous certaines conditions, on peut utiliser une technique de masquage pour protéger les zones sensibles au passage 30 des ions, ce qui implique une absence de microcavités dans les zones correspondant aux zones masquées, et obtenir malgré tout un clivage du substrat permettant d'en détacher un film mince. Ceci est possible si la largeur de chaque zone masquée ne dépasse pas une 35 dimension limite déterminée pour le matériau

- séparation du film mince du reste du substrat soit par simple écartement si la ligne de fracture est continue, soit par l'application de forces mécaniques entre ladite région et le reste du substrat si la ligne
5 de fracture est discontinue. Ce dernier cas signifie qu'il existe des ponts solides entre des lignes de fracture.

Entre l'étape d'implantation ionique et l'étape de traitement thermique, il peut être prévu une étape où
10 le substrat est rendu solidaire, du côté de ladite région devant constituer le film mince, avec un raidisseur.

L'implantation ionique peut être réalisée au moyen d'ions hydrogène ou d'ions de gaz rares.

15 De préférence, les forces mécaniques sont des forces de flexion et/ou de traction. Elles peuvent être appliquées pendant ou après l'étape de traitement thermique.

Les moyens de masquage peuvent être constitués,
20 par exemple, par une couche déposée sur ladite face du substrat.

Si le substrat est un substrat semiconducteur et si ladite zone est constituée par une partie d'un composant électronique élaboré sur ladite face du
25 substrat, les moyens de masquage peuvent avantageusement être constitués par au moins une autre partie du composant électronique, cette autre partie recouvrant ladite zone sensible.

L'invention s'applique notamment au cas où le
30 substrat semiconducteur est en silicium, où le composant électronique est un transistor MOS et où ladite zone est la couche d'oxyde de grille et la zone de canal de ce transistor MOS. Les moyens de masquage peuvent alors avantageusement comprendre la grille en
35 polysilicium du transistor MOS déposée sur la couche

d'oxyde de grille, ou même être constitués totalement par cette grille. En plus de la grille en polysilicium, les moyens de masquage peuvent comprendre une couche de résine ou d'autre matériau déposée sur les flancs de la grille.

L'invention sera mieux comprise et d'autres avantages et particularités apparaîtront à la lecture de la description qui va suivre, donnée à titre d'exemple non limitatif, accompagnée des figures annexées parmi lesquelles :

- la figure 1 est une vue de côté d'un substrat ayant subi une implantation d'ions,
- la figure 2 est une vue en coupe transversale d'un substrat de silicium où a été élaboré un transistor MOS et auquel est appliqué le procédé selon l'invention,

- les figures 3A à 3D illustrent l'application du procédé selon l'invention au transfert d'un film mince de silicium comportant un transistor MOS depuis son substrat initial jusqu'à un autre élément support.

Pour simplifier la description, on considérera que l'implantation est réalisée dans des conditions telles que des microcavités sont observables après implantation et que le masquage est réalisé au-dessus d'une zone sensible à l'implantation.

La figure 1 représente, en coupe transversale, un substrat 1 par exemple en silicium monocristallin de qualité électronique et possédant une face plane 2. Le substrat 1 est soumis, au travers de la face plane 2, à un bombardement ionique figuré par des flèches. Les ions implantés sont par exemple des protons. L'énergie fournie aux ions ainsi que leur dose est déterminée de façon à obtenir dans la masse du substrat 1 une couche de microcavités 3 située à une profondeur déterminée par rapport à la face plane 2. Le document

FR-A-2 681 472 donne des indications sur l'énergie et la dose d'implantation d'ions pour obtenir une couche de microcavités à un niveau déterminé. La couche de microcavités 3 permet de délimiter dans le substrat une région 4. Un traitement thermique subséquent à une température appropriée, par exemple de l'ordre de 400°C, transforme la couche de microcavités en microfissures induisant une ligne de fracture permettant la séparation de la région 4, qui devient un film mince, du reste du substrat.

La figure 1 montre un masque 5 interposé entre le faisceau d'ions réalisant l'implantation ionique et la face 2 du substrat 1. Ce masque est d'épaisseur suffisante pour arrêter les ions qui l'atteignent. En conséquence, la couche de microcavités 3 est interrompue dans une zone 6 correspondant au masque 5 et la partie du substrat comprise entre la face plane 2 et la zone 6 n'est pas perturbée par l'implantation ionique.

Contrairement à ce que l'on pouvait penser, il est apparu que cette discontinuité dans la couche de microcavités n'empêche pas, dans certaines conditions, la propagation des microfissures dans la couche de microcavités lors de l'étape de traitement thermique. La propagation des microfissures dépend de la valeur de la largeur l de la zone masquée 6 à l'implantation.

A titre d'exemple, dans le cas d'un substrat en silicium monocristallin, si la largeur l de la zone masquée 6 est inférieure à 0,8 μm , la fracture peut se propager entre les microcavités situées de part et d'autre de la zone masquée. Si la largeur l de la zone masquée 6 est supérieure à 0,8 μm mais reste inférieure à une largeur limite déterminée, la propagation de la fracture peut être obtenue par l'intermédiaire de forces mécaniques, par exemple de flexion ou de

traction, appliquées entre la région 4 et le reste du substrat de manière à les séparer, lors du traitement thermique ou après celui-ci, sans altérer mécaniquement le film mince obtenu.

5 La largeur limite, pour un matériau de substrat déterminé, est donc la largeur maximale d'une zone masquée qui permet un détachement du film mince sans altération mécanique préjudiciable de ce film. Cette
10 largeur limite dépend également de la taille et de la densité des fissures induites dans le substrat et donc des paramètres qui déterminent ces fissures (énergie et dose d'implantation, température du traitement thermique).

15 Il est à noter que cette largeur l , qui correspond à la largeur de la zone masquée, peut être sensiblement différente de la largeur sur laquelle des microcavités sont absentes. En effet, dans le cas d'une implantation ionique, le faisceau n'est pas parfaitement parallèle mais est, suivant les conditions d'implantation,
20 convergent ou divergent. De plus, la position d'un ion implanté dans un matériau présente un caractère aléatoire et statistique qui dépend de la succession de collisions que l'ion a rencontré. Par exemple, dans le
25 cas de l'hydrogène implanté, à 120 keV dans du silicium amorphe, la déviation standard latérale telle que définie et calculée dans les Tables Gibbons atteint 0,2596 μm .

 Dans l'exemple représenté à la figure 2, le substrat 10 est une plaquette de silicium monocristallin dopé p. Sur une face plane 11 de ce
30 substrat, on a élaboré un transistor MOS 12. Ce transistor 12 comporte une source 13 constituée par une région dopée n^+ et un drain 14 constitué également par une région dopée n^+ . Sur la face 11 du substrat et
35 entre la source 13 et le drain 14, une couche d'oxyde

de silicium 15 a été formée. La couche d'oxyde 15 a été recouverte d'une grille 16 en silicium polycristallin. Le transistor 12 a été complété en l'entourant d'une couche 17 d'oxyde thermique et en prévoyant des
5 espaceurs 18 en nitrure de silicium sur les flancs de la grille 16.

La couche d'oxyde de grille 15 et la zone de canal 19 sous-jacente constituent une zone sensible puisque ces couches peuvent être perturbées par le passage des
10 espèces implantées. Selon la présente invention, cette zone sensible peut être protégée, lors de l'étape d'implantation ionique par la grille 16 qui les recouvre, cette grille étant suffisamment épaisse pour empêcher que les ions implantés n'atteignent la couche
15 d'oxyde 15. Les espaceurs peuvent également participer à cette protection.

L'étape d'implantation ionique a été figurée par des flèches sur la figure 2. L'implantation ionique a induit une couche de microcavités 21, délimitant une
20 région 20 correspondant au film mince, et possédant une discontinuité constituée par la zone 22 masquée au faisceau d'ions. Comme il a été dit plus haut, si la largeur de la zone masquée est inférieure à la largeur limite résultant du matériau semiconducteur et des
25 conditions d'implantation et de traitement thermique, le film mince 20 peut être séparé du substrat avec ou sans forces mécaniques appliquées en fonction de la valeur de la largeur de la zone 22. Par exemple, une grille 16 de 0,5 μm de largeur n'empêche pas la
30 propagation des microfissures dans le plan de fracture dans des conditions de mise en oeuvre habituelles du procédé divulgué dans le document FR-A-2 681 472.

Les figures 3A à 3D illustrent une variante d'application du procédé selon la présente invention.

Ces figures sont aussi des vues en coupe transversale comme pour la figure 2.

La figure 3A montre un substrat 30 en silicium monocristallin dopé p. Sur la face plane 31 de ce substrat, un transistor MOS 32 a été élaboré. Le transistor MOS comporte des régions de source 33 et de drain 34 dopées n^+ , une couche d'oxyde de grille 35, une grille en silicium polycristallin 36 et une zone de canal 37. Dans cette variante, il a été jugé nécessaire de déposer une couche de résine 38 sur la grille 36 afin d'assurer un bon masquage de la zone sensible du transistor MOS. L'implantation ionique figurée par des flèches provoque la création d'une couche de microcavités 39 dans la masse du substrat à l'exception de la zone 40 masquée à l'implantation ionique. La largeur de cette zone masquée, correspondant à la largeur de la grille 36, est inférieure à la largeur limite permettant la mise en oeuvre du procédé selon la présente invention. On a ainsi défini, entre la face plane 31 et la couche de microcavités 39, une région 41 destinée à former le film mince.

Une fois terminée l'étape d'implantation ionique, la couche de résine 38 est enlevée et une couche 42 d'oxyde SiO_2 est formée sur la face plane 31 du substrat 30, jusqu'au niveau supérieur de la grille 36 afin d'obtenir une surface plane 43 qui constituera la face supérieure du film mince (voir la figure 3B). Une plaque 45, jouant le rôle de raidisseur et possédant une face plane 46 est rendue solidaire de la face supérieure du film mince. Cette solidarisation peut être obtenue par exemple par collage des faces planes 43 et 46 entre elles ou par la technique dénommée "Wafer Bonding", c'est-à-dire par collage par adhésion moléculaire.

La figure 3C montre la structure composite réalisée précédemment après l'étape de traitement thermique. Comme il a été dit plus haut, cette étape de traitement thermique a pour conséquence de transformer la couche de microcavités en microfissures. On peut alors obtenir soit une ligne de fracture continue si la largeur de la zone masquée est suffisamment petite par rapport à la largeur limite précédemment définie, soit une ligne de fracture discontinue si la largeur de la zone masquée n'est pas assez petite par rapport à la largeur limite. C'est ce dernier cas qui est montré à la figure 3C où la ligne de microfissures 48 est interrompue dans la zone masquée 40.

La séparation du substrat en deux parties de part et d'autre de la ligne de microfissures s'obtient alors par application de forces mécaniques. C'est ce que montre la figure 3D où les forces mécaniques sont symbolisées par des flèches.

REVENDICATIONS

1. Procédé d'obtention d'un film mince à partir d'un substrat (10;30) en un matériau déterminé, ce film mince étant constitué par une région (20;41) du substrat adjacente à l'une (11;31) de ses faces et séparée du reste du substrat, ladite région comportant au moins une zone protégée (15,19;35,37) d'une implantation d'ions, caractérisé en ce qu'il comprend les étapes suivantes :

10 - réalisation de la protection de ladite zone (15,19;35,37) par des moyens de masquage définissant une largeur de zone masquée (22;40) qui ne dépasse pas une dimension limite déterminée pour le matériau dudit substrat,

15 - implantation ionique du substrat (10;30) au travers de ladite face du substrat apte à créer, dans le volume du substrat et à une profondeur voisine de la profondeur moyenne de pénétration des ions, une couche de microcavités (21;39) délimitant ladite région (20;41) du reste du substrat (10;30) à l'exception d'une zone correspondant à la zone masquée (22;40),

20 - traitement thermique à une température suffisante pour réaliser une ligne de fracture au niveau de cette couche de microcavités, cette ligne de fracture étant soit continue si la largeur de la zone masquée est suffisamment petite par rapport à ladite dimension limite, soit discontinue si la largeur de la zone masquée n'est pas assez petite par rapport à ladite dimension limite,

25 - séparation du film mince du reste du substrat (10;30) soit par simple écartement si la ligne de fracture est continue, soit par l'application de forces mécaniques entre ladite région et le reste du substrat si la ligne de fracture est discontinue.

2. Procédé selon la revendication 1, caractérisé en ce que, entre l'étape d'implantation ionique et l'étape de traitement thermique, il est prévu une étape où le substrat (30) est rendu solidaire, du côté de ladite région (41) devant constituer le film mince, avec un raidisseur (45).

3. Procédé selon l'une des revendications 1 ou 2, caractérisé en ce que l'implantation ionique est réalisée au moyen d'ions hydrogène ou d'ions de gaz rares.

4. Procédé selon l'une quelconque des revendications 1 à 3, caractérisé en ce que lesdites forces mécaniques sont des forces de flexion et/ou de traction.

5. Procédé selon l'une quelconque des revendications 1 à 4, caractérisé en ce que lesdites forces mécaniques sont appliquées pendant l'étape de traitement thermique.

6. Procédé selon l'une quelconque des revendications 1 à 4, caractérisé en ce que lesdites forces mécaniques sont appliquées après l'étape de traitement thermique.

7. Procédé selon l'une quelconque des revendications 1 à 6, caractérisé en ce que les moyens de masquage sont constitués par une couche déposée sur ladite face du substrat.

8. Procédé selon la revendication 7, caractérisé en ce que, le substrat (10;30) étant un substrat semiconducteur et ladite zone (15,19;35,37) étant constituée par une partie d'un composant électronique (12;32) élaboré sur ladite face (11;31) du substrat, les moyens de masquage sont constitués par au moins une autre partie (16;36) dudit composant électronique (12;32), cette autre partie recouvrant ladite zone.

9. Procédé selon la revendication 8, caractérisé en ce que, le substrat (10;30) étant en silicium, le composant électronique (12;32) étant un transistor MOS et ladite zone étant la couche d'oxyde de grille (15;35) et la zone de canal (19;37) de ce transistor MOS, les moyens de masquage comprennent la grille (16;36) en polysilicium du transistor MOS déposée sur la couche d'oxyde de grille (15;35).

10. Procédé selon la revendication 9, caractérisé en ce que les moyens de masquage comprennent également une couche de résine (38).

11. Procédé selon la revendication 9, caractérisé en ce que les moyens de masquage comprennent également des espaceurs (18) déposés sur les flancs de la grille (16).

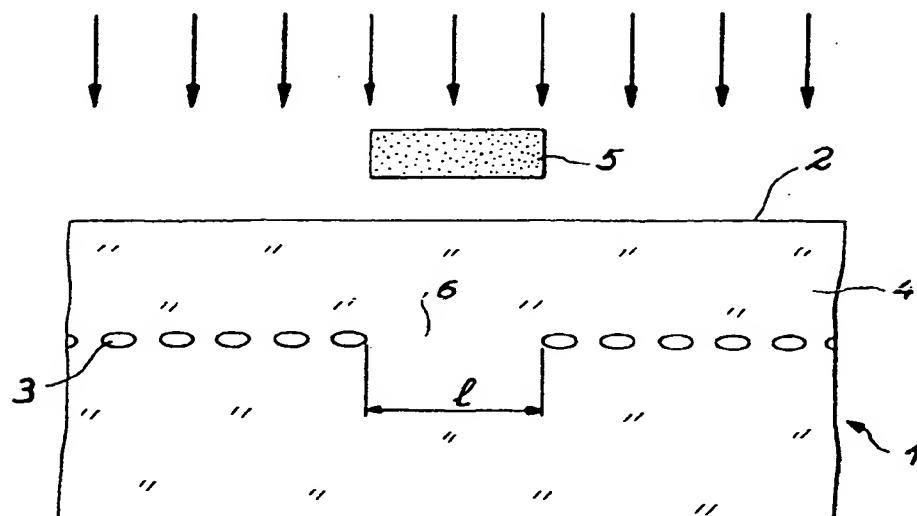


FIG. 1

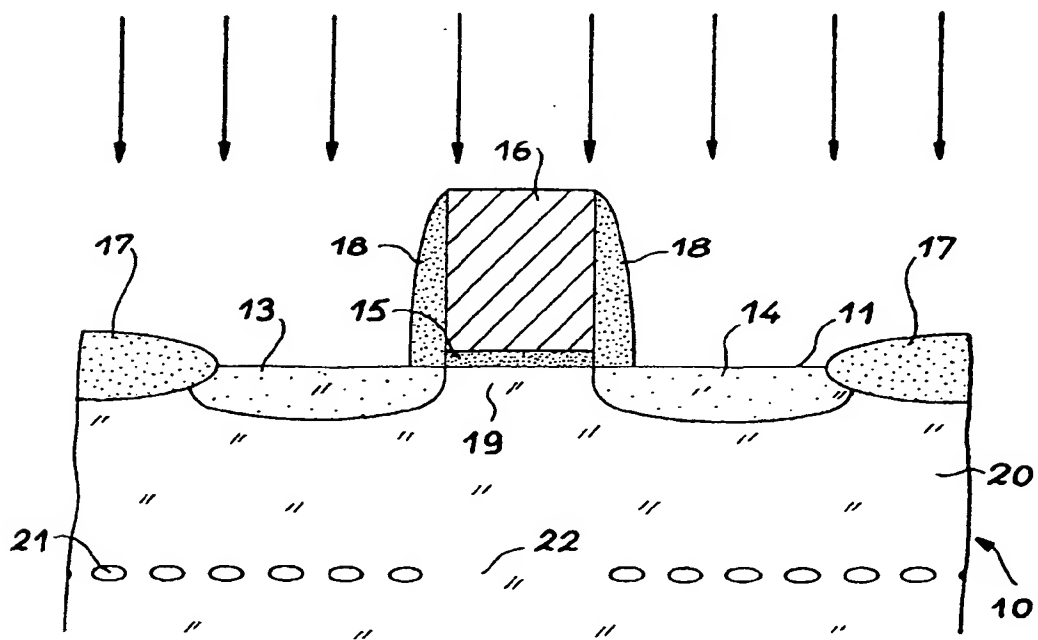


FIG. 2

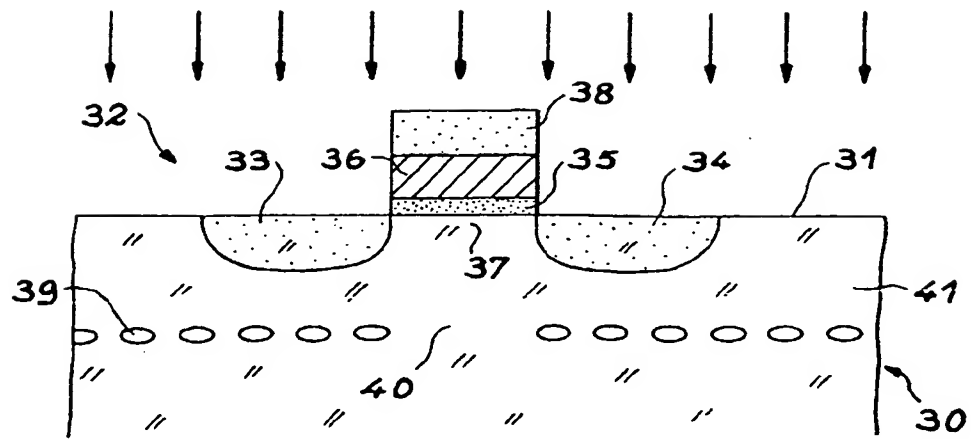


FIG. 3A

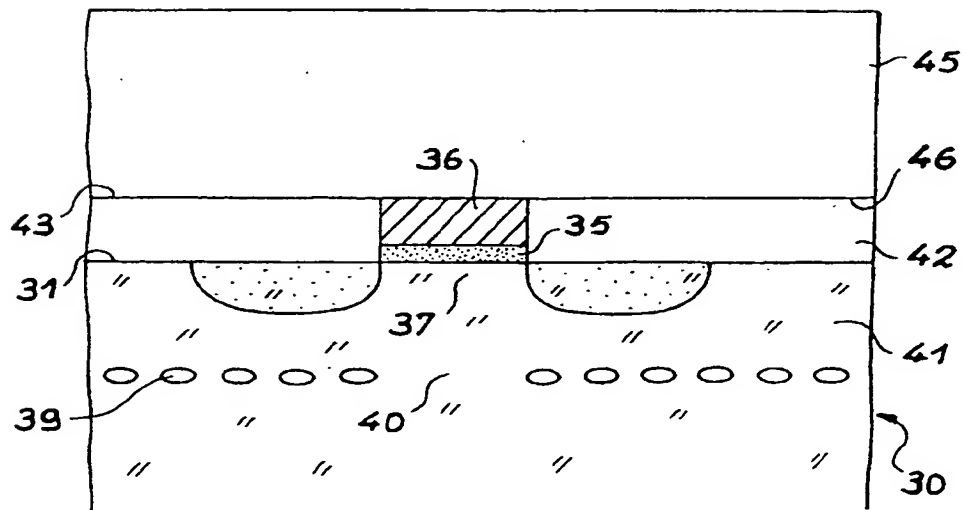


FIG. 3B

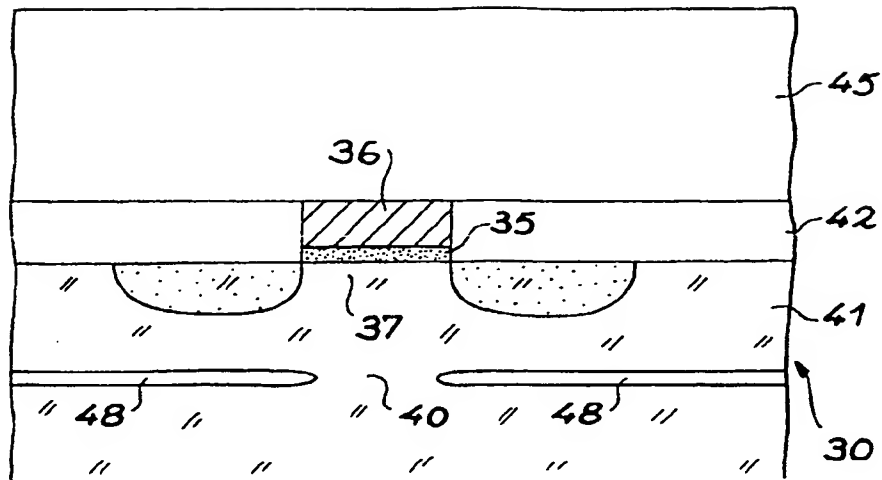


FIG. 3C

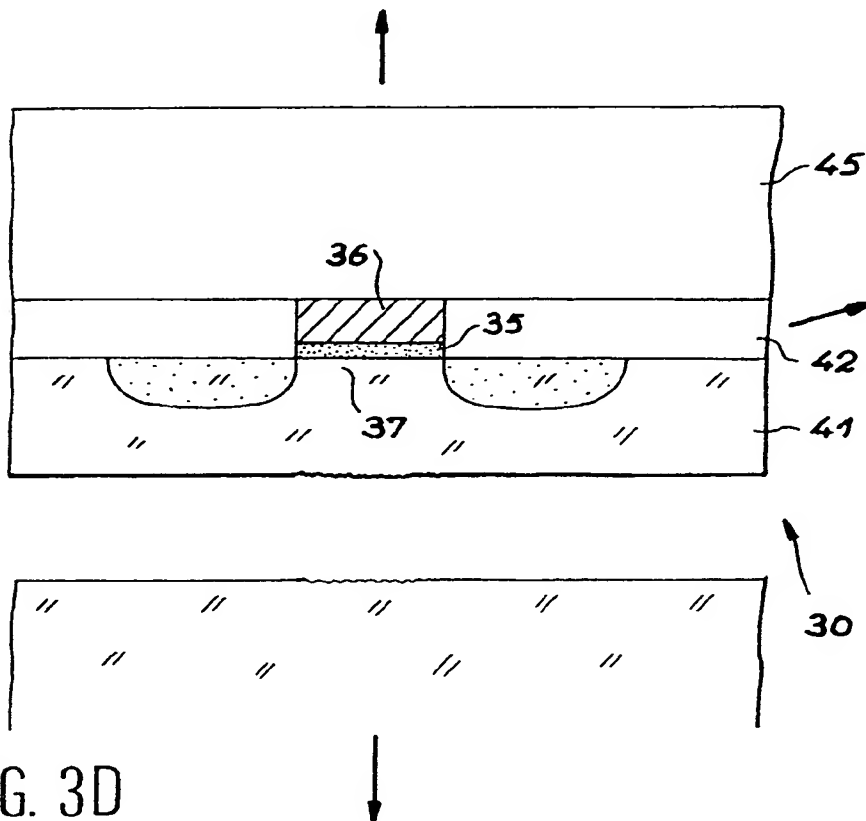


FIG. 3D

REPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE
PRELIMINAIRE

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

2758907

N° d'enregistrement
national

FA 541639
FR 9700837

| DOCUMENTS CONSIDERES COMME PERTINENTS | | Revendications concernées de la demande examinée |
|---|--|---|
| Catégorie | Citation du document avec indication, en cas de besoin, des parties pertinentes | |
| X | "SOI INTERPOSER STRUCTURE" IBM TECHNICAL DISCLOSURE BULLETIN, vol. 39, no. 7, juillet 1996, pages 191-195, XP000627972 | 1-8 |
| Y | * le document en entier * | 9,10 |
| Y | FR 2 563 377 A (COMMISSARIAT ENERGIE ATOMIQUE) * abrégé; figures 1-4 * | 9,10 |
| X | "METHOD FOR FABRICATING A SELF-ALIGNED DUAL-GATE STRUCTURE ON AN SOI SUBSTRATE" IBM TECHNICAL DISCLOSURE BULLETIN, vol. 39, no. 7, juillet 1996, pages 163-167, XP000627963 * le document en entier * | 1-8 |
| A | EP 0 660 140 A (COMMISSARIAT ENERGIE ATOMIQUE) * abrégé; figure 1 * | 1-7 |
| D,A | EP 0 533 551 A (COMMISSARIAT ENERGIE ATOMIQUE) * abrégé; figures 2-4 * | 1-7 |
| | | DOMAINES TECHNIQUES RECHERCHES (Int.CL.6) |
| | | H01L C30B |
| Date d'achèvement de la recherche | | Examineur |
| 20 octobre 1997 | | Gélébart, J |
| CATEGORIE DES DOCUMENTS CITES | | |
| <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intermédiaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p> | | |

1

EPO FORM 1503 03.92 (P4C13)

THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.